

1 Les familles logiques

1.1 Fonctions logiques câblées

Avec l'invention de la diode, et longtemps avant la mise au point du transistor et du circuit intégré, il fut possible de câbler directement certains opérateurs logiques. Pour illustrer ceci, rappelons brièvement le comportement de la diode :

- En direct, la diode présente une **tension de seuil**, de 0.6V en général. En appliquant une différence de potentiel supérieure à cette tension de seuil, la diode devient conductrice, sa résistance interne est alors très faible (quelques mΩ).
- En inverse, la diode est bloquante et ne laisse passer aucun courant ; sa résistance est très élevée (plusieurs MΩ).

Observons les schémas suivants (on considère l'alimentation +V supérieure à la tension de seuil d'une diode) :

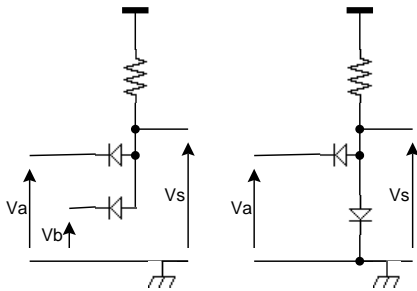


FIG. 1: Opérateur ET câblé

Dans le montage de la figure 1 lorsque les entrées Va et Vb sont "en l'air" ou reliées à la tension d'alimentation positive +V, aucun courant ne peut circuler dans la résistance. La chute de tension aux bornes de celle-ci est alors nulle ($U=RI$; si I nul alors U nul). La tension de sortie Vs est alors égale à +V. Si au moins une entrée est reliée à la masse (figure 1 à droite), la diode correspondante est "directe", elle est conductrice et la tension à ses bornes (c'est-à-dire Vs) vaut 0.6V. On peut considérer cette tension comme un 0 logique, par opposition à la tension +V de 5V qui représente le 1 logique.

La table de vérité est la suivante :

Va	Vb	Vs
0	0	0
0	1	0
1	1	1
1	0	0

Cette fonction câblée est donc un opérateur ET.

Selon le même principe, voyons les schémas de la figure 2 ci-dessous :

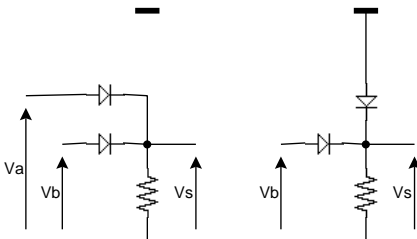


FIG. 2: Opérateur OU câblé

Dans ce cas, si les entrées sont "en l'air" ou reliées à la masse, aucun courant ne circule et $V_s=0V$ (soit un 0 logique). Si, par contre, au moins une entrée est reliée à l'alimentation +V, la diode correspondante est conductrice. La tension de seuil à ses bornes vaut 0.6V, la tension aux bornes de la résistance (soit Vs) vaut $5 - 0.6 = 4.4V$, ce qui peut encore s'assimiler à un 1 logique. La table de vérité de cette fonction câblée est :

Va	Vb	Vs
0	0	0
0	1	1
1	1	1
1	0	1

Nous avons donc affaire à un opérateur OU. Ces opérateurs câblés sont encore utilisés dans de rares cas de figures.

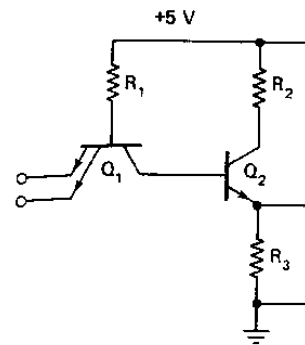
1.2 Logique TTL

TTL signifie *Transistor Transistor Logic*. Cette famille technologique succède à la RTL *Resistor Transistor Logic* et à la DTL *Diode Transistor Logic*. Les circuits TTL reposent sur l'usage exclusif du transistor. Le masque de diffusion de celui-ci est standard, d'où des coûts très réduits.

La figure ci-contre montre une fonction logique élémentaire en technologie TTL. On utilise des transistors multi-émetteurs, qui ont le comportement de diodes. Toutefois, la mise à la masse d'un des émetteur produit un effet transistor (amplification) absent dans la technologie DTL.

L'usage des émetteurs du transistor en guise d'entrée conduit à une particularité des circuits TTL : l'absorption de courant pour amener une porte à l'état bas. Ceci explique également qu'une porte TTL non reliée à un potentiel se comporte généralement comme étant à l'état haut.

Ci-après un extrait du *The TTL Data Book* publié par Texas Instrument, et indiquant quelques grandeurs caractéristiques d'un circuit TTL.



1.3 Terminologie classique utilisée dans la caractérisation des circuits intégrés

1.3.1 Sortance

La sortance (ou facteur de charge) correspond au nombre d'entrées logiques pouvant être commandées par une seule sortie, les circuits logiques étant de la même famille et de la même série.

1.3.2 Caractéristiques électriques

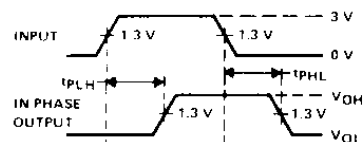
Une tension étant une grandeur analogique, des seuils ont été fixés, seuils en deçà et au delà une tension équivaut à un 0 ou un 1 logique. Les contraintes sont plus sévères sur la tension en sortie d'une fonction logique qu'en entrée. Ainsi, au passage de chaque circuit, le signal est remis en forme et, d'une sortie à l'entrée suivante, tolère une marge de bruit plus importante.

1.3.3 Retards de propagation

Système électrique avant tout, un circuit intégré en subit les conséquences. Si un **signal** électrique se déplace à la vitesse de la lumière, les électrons se déplacent de quelques centaines de m/sec seulement. Ainsi, la présence de capacités parasites maintiennent des charges électriques qu'il faut évacuer. La commutation n'est donc jamais instantanée.

Sont données, en logique TTL, pour des fonctions logiques simples, 2 valeurs :

- t_{PLH} : temps de propagation pour qu'une sortie passe de l'état bas à l'état haut,
- t_{PHL} : temps de propagation pour qu'une sortie passe de l'état haut à l'état bas.



1.3.4 Consommation

Les circuits en logique TTL consomment beaucoup (par rapport à la logique C-MOS). Un courant absorbé important, avec une tension d'alimentation de 5V, se traduit par un échauffement important.

recommended operating conditions

	SN54LS00			SN74LS00			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
V _{CC} Supply voltage	4.5	5	5.5	4.75	5	5.25	V
V _{IH} High-level input voltage	2			2			V
V _{IL} Low-level input voltage			0.7			0.8	V
I _{OH} High-level output current			-0.4			-0.4	mA
I _{OL} Low-level output current			4			8	mA
T _A Operating free-air temperature	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS †	SN54LS00			SN74LS00			UNIT
		MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V _{IK}	V _{CC} = MIN, I _I = -18 mA			-1.5			-1.5	V
V _{OH}	V _{CC} = MIN, V _{IL} = MAX, I _{OH} = -0.4 mA	2.5	3.4		2.7	3.4		V
V _{OL}	V _{CC} = MIN, V _{IH} = 2 V, I _{OL} = 4 mA	0.25	0.4		0.25	0.4		V
	V _{CC} = MIN, V _{IH} = 2 V, I _{OL} = 8 mA				0.35	0.5		
I _I	V _{CC} = MAX, V _I = 7 V			0.1			0.1	mA
I _{IH}	V _{CC} = MAX, V _I = 2.7 V			20			20	µA
I _{IL}	V _{CC} = MAX, V _I = 0.4 V			-0.4			-0.4	mA
I _{OS} §	V _{CC} = MAX	-20		-100	-20		-100	mA
I _{CCH}	V _{CC} = MAX, V _I = 0 V		0.8	1.6		0.8	1.6	mA
I _{CCL}	V _{CC} = MAX, V _I = 4.5 V		2.4	4.4		2.4	4.4	mA

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at V_{CC} = 5 V, T_A = 25°C

§ Not more than one output should be shorted at a time, and the duration of the short-circuit should not exceed one second.

switching characteristics, V_{CC} = 5 V, T_A = 25°C (see note 2)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t _{PLH}	A or B	Y	R _L = 2 kΩ, C _L = 15 pF		9	15	ns
t _{PHL}				10	15	ns	

NOTE 2: See General Information Section for load circuits and voltage waveforms

On peut, avec beaucoup de certitude, affirmer que la tension d'alimentation des circuits de la prochaine génération (fin de la décennie) sera de 3.3V.

La consommation est différente selon l'état des entrées et des sorties d'un circuit. On effectue une grossière approximation en calculant $I_{CC_{moy}} = \frac{I_{CCH} + I_{CCL}}{2}$. La puissance absorbée par un circuit correspond donc à $P_{moy} = I_{CC_{moy}} \times V_{CC}$.

La logique C-MOS et ses dérivés (HC-MOS, etc.) par contre consomme très peu. La logique C-MOS consomme durant les commutations. Une fréquence de commutation élevée se traduit par une consommation accrue.

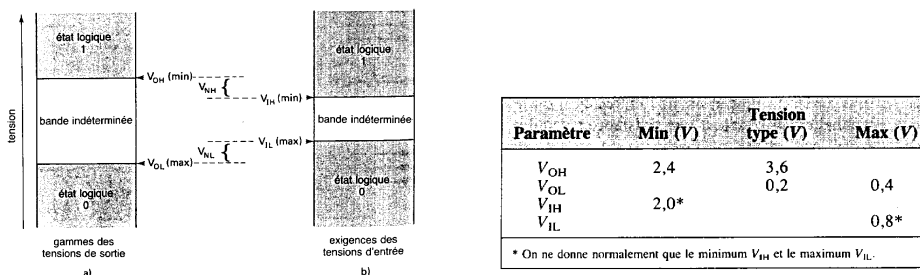


FIG. 3: Seuils fixés pour la définition d'un 1 et d'un 0 logique

1.4 Injection et absorption de courant

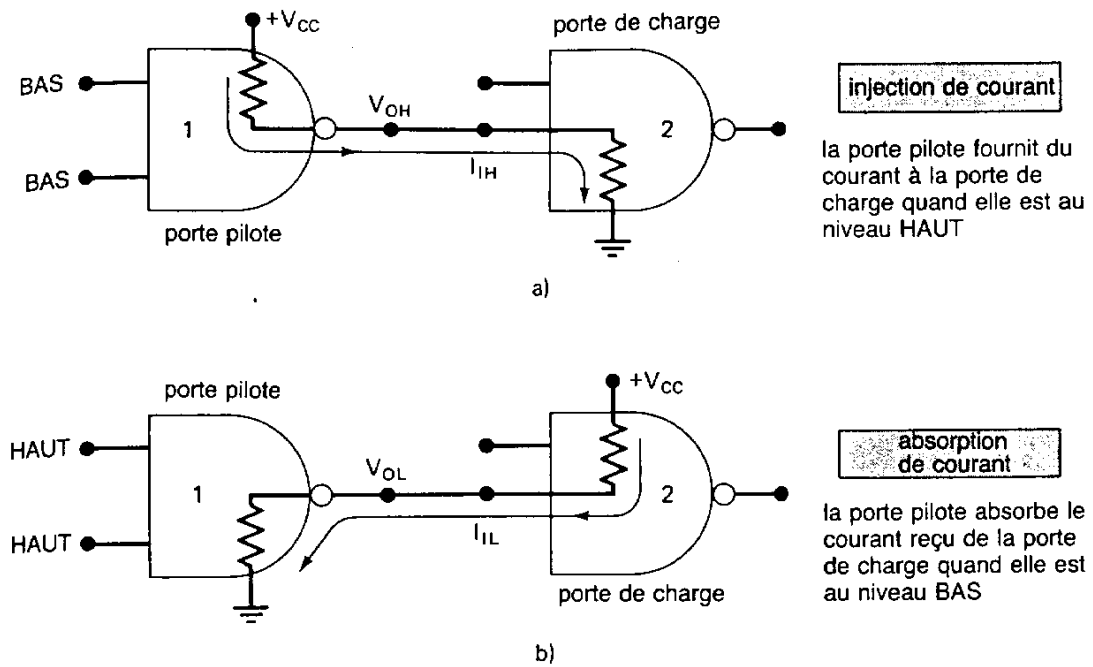


FIG. 4:

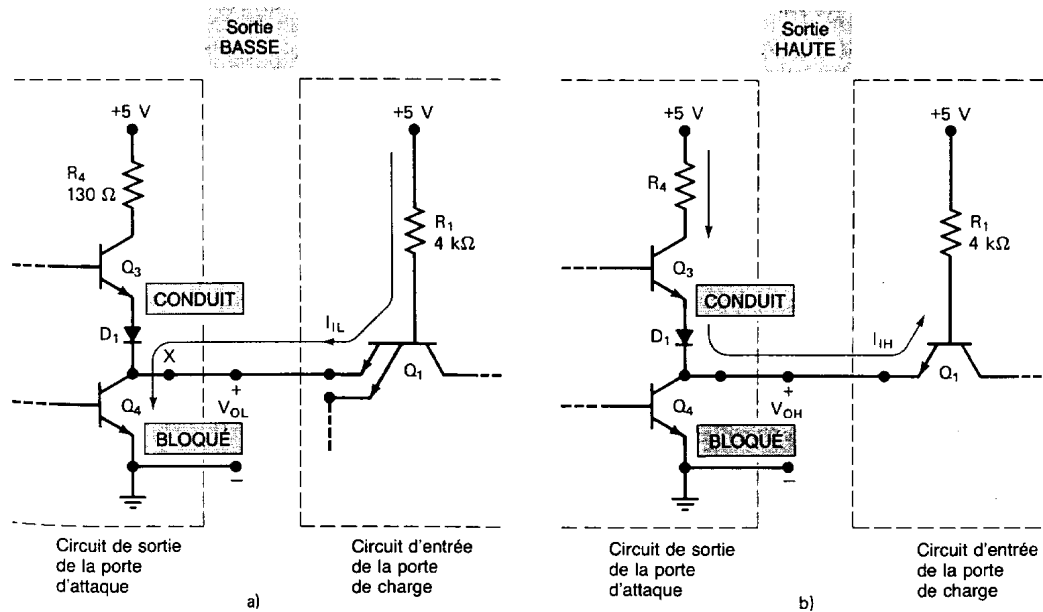


FIG. 5:

1.5 Sorties

Dans la famille technologique TTL, deux types de sorties sont utilisés couramment

1.5.1 La sortie Totem Pole

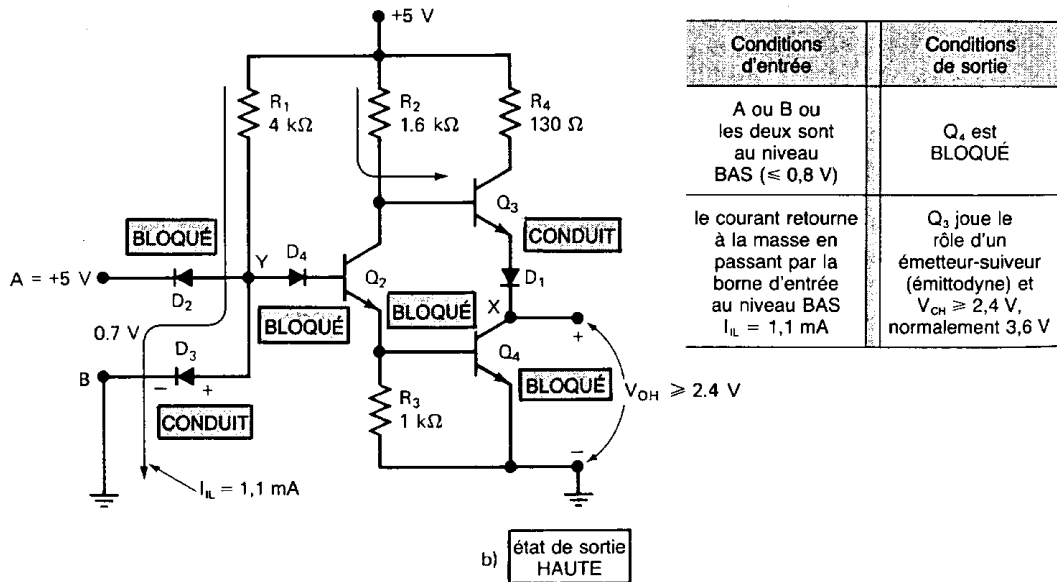


FIG. 6:

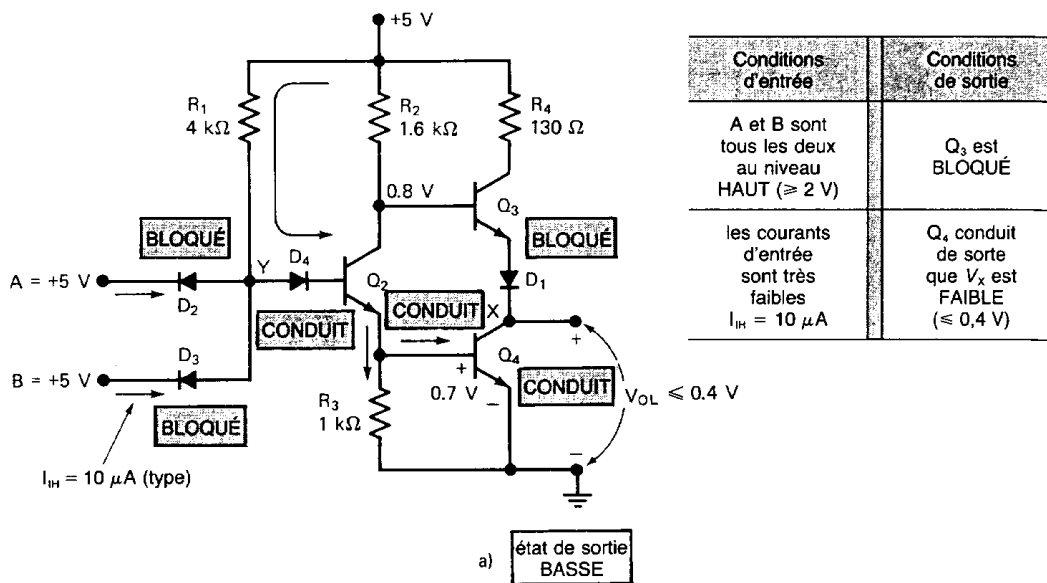


FIG. 7:

La sortie se trouve entre deux transistors commutés en opposition. Ce montage permet des temps de commutation très rapides, notamment avec des impédances (self, capacité) en charge. En contrepartie, il est impossible de :

- Relier deux sorties ensemble,
- Commander une charge fonctionnant sous un potentiel différent de V_{CC} .

Pour résumer, la sortie Totem Pole est conseillée pour des systèmes fonctionnant complètement selon les spécifications TTL.

1.5.2 Sortie Collecteur Ouvert *Open Collector*

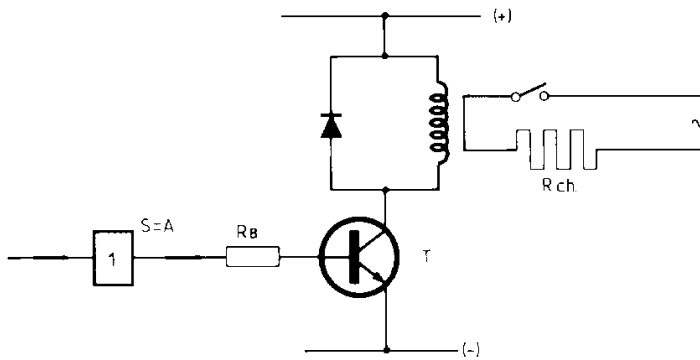


FIG. 8: Exemple Typique d'application pour un système à collecteur ouvert : la commande d'un relais.

Comme son nom l'indique, la sortie correspond au collecteur d'un transistor, collecteur laissé ouvert. Ce type de sortie peut naturellement piloter d'autres circuits TTL : si la sortie est à 0 (transistor passant), on absorbe bien du courant. Si le transistor est bloqué, aucun courant n'est absorbé sur l'émetteur du transistor d'entrée du circuit aval, et celui-ci reste, en théorie, bloqué. En fait, le potentiel n'est pas fixé ; la ligne est entièrement isolée. On ajoute généralement une **résistance de rappel** pour fixer le potentiel.

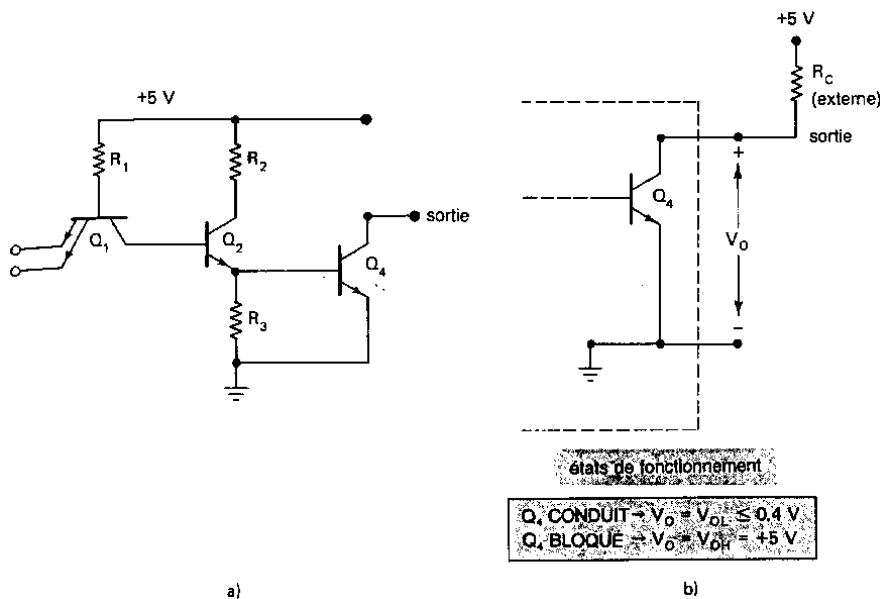


FIG. 9:

Une sortie en collecteur ouvert est particulièrement intéressante pour :

- commander des charges alimentés sous des tensions différentes de V_{CC} ,
- pour piloter des charges nécessitant des courants élevés, en ajoutant un transistor de commande,
- Pour concevoir des systèmes dont les sorties doivent être reliées.

1.6 Logique MOS

MOS signifie Métal Oxyde Silicium. Cette technologie repose sur l'utilisation des transistors à effet de champ. Comme il existe, pour des transistors classique, le type NPN et le type PNP, les transistors MOS se déclinent en canal N et en canal P. Les circuits dénommés C-MOS intègrent à la fois des canaux N et des canaux P.

1.6.1 Caractéristiques des circuits MOS

- Les portes logiques sont plus lentes : Le retard de propagation caractéristique d'une NON-ET NMOS est de 50ns. Les capacités parasites sont de valeur élevée, la résistance d'entrée et de sortie

est élevé également, d'où un temps de charge / décharge important. Les portes C-MOS sont aussi rapides que les portes TTL.

- La densité d'intégration est supérieure à la logique TTL (10 × plus).
- La consommation est moins élevée que pour la logique TTL : La consommation moyenne de 0.1mW pour un inverseur, contre 20mW dans le cas de la logique TTL (série 74) ou 1mW (série 74LS). En fait, un circuit MOS ne consomme que durant les commutations ; la consommation dépend donc très fortement de la fréquence.
- La gamme des tensions d'alimentations est plus étendue : L'alimentation est variable de 3 à 15V dans la plupart des cas. Le seuil entre le 0 logique et le 1 logique se situe environ à $\frac{V_{cc}}{2}$. La marge de sensibilité au bruit est relativement élevée (1.5 V lorsque l'alimentation est de 5V) et augmente proportionnellement à la tension d'alimentation.
- La sortance est très élevée : A cause d'une résistance d'entrée relativement élevée, la sortance des circuits MOS est pratiquement illimitée. En pratique toutefois, on essaiera de ne pas dépasser 50.
- Les circuits MOS souffrent d'un grande sensibilité à l'électricité statique. La grande valeur de la résistance équivalente de l'entrée d'un circuit MOS provoque une tension interne très élevée lorsqu'un courant, même faible, la traverse.
- Par contre, grâce à des diodes de protection internes, les circuits MOS sont mieux protégés que les circuits TTL contre les mauvais branchements (inversion de l'alimentation, par exemple).